

GAU 2661

Attorney Docket No.: 01011/LH

**IN THE UNITED STATES PATENT
AND TRADEMARK OFFICE**

Applicant : Hisashi MATSUMOTO
Serial Number : 09/758,786
Filed : 11 Jan 2001
Art Unit : 2661

CERTIFICATE OF MAILING

I hereby certify this correspondence is being deposited with the United States Postal Service with sufficient postage as First Class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231 on the date noted below.

Attorney: Leonard Holtz

Dated: April 17, 2001

SUBMISSION OF PRIORITY DOCUMENT(S)

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

Enclosed are Certified Copy(ies); priority is claimed under 35 USC 119:

| <u>Country</u> | <u>Application No.</u> | <u>Filing Date</u> |
|----------------|------------------------|--------------------|
| JAPAN | 2000-009739 | January 19, 2000 |

RECEIVED

APR 23 2001

Technology Center 2600

Respectfully submitted,

Frishauf, Holtz, Goodman
Langer & Chick, P.C.
767 Third Avenue - 25th Fl.
New York, N.Y. 10017-2023
TEL: (212) 319-4900
FAX: (212) 319-5101
LH/pob

Leonard Holtz
Reg.No. 22,974



BEST AVAILABLE COPY

S/O 09/758,786
pat unit 2661

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 1月19日

RECEIVED

出 願 番 号
Application Number:

特願2000-009739

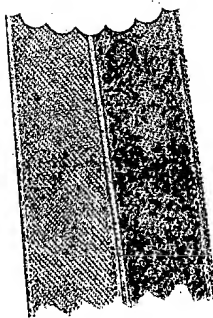
APR 23 2001

Technology Center 2600

出 願 人
Applicant (s):

アンリツ株式会社

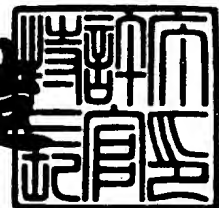
CERTIFIED COPY OF
PRIORITY DOCUMENT



2001年 1月19日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3113675

【書類名】 特許願

【整理番号】 101422

【あて先】 特許庁長官殿

【発明者】

【住所又は居所】 東京都港区南麻布五丁目 1 0 番 2 7 号 アンリツ株式会社
社内

【氏名】 松本 尚

【特許出願人】

【識別番号】 000000572

【氏名又は名称】 アンリツ株式会社

【代表者】 中川 裕雄

【代理人】

【識別番号】 100079337

【弁理士】

【氏名又は名称】 早川 誠志

【電話番号】 03-3490-4516

【手数料の表示】

【予納台帳番号】 043443

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9712293

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 S D H 試験装置

【特許請求の範囲】

【請求項 1】

受信した S D H データのフレーム検出および S O H 部に対するエラーチェックを含む所定の処理を行う受信 S O H 処理部（2 1）と、

前記受信 S O H 処理部によって処理されたデータの A U ポインタとペイロード部とからなる A U データの抽出、エラーチェックおよび前記 A U ポインタで指定された情報先頭位置の検出を含む所定の処理を行う受信 A U 処理部（2 2）と、

前記受信 A U 処理部によって抽出された A U データのペイロード部の一部のデータを所望データに置き換えた A U データを生成する送信 A U 処理部（2 5）と、

前記送信 A U 処理部によって生成された A U データと、前記受信 S O H 処理部からのデータとから S D H データを生成して出力する送信 S O H 処理部（2 6）とを有し、受信した S D H データのペイロード部の一部のデータを前記所望データに置き換えて送信する S D H 試験装置において、

前記受信 A U 処理部と前記送信 A U 処理部との間に設けられ、前記受信 A U 処理部によって抽出された A U データを順次記憶し該記憶順に前記送信 A U 処理部に出力する F I F O メモリ（2 3）と、

前記 F I F O メモリ内のデータ数が所定範囲に入るように A U ポインタ値を決定することによって、前記受信 A U 処理部および前記送信 A U 処理部の A U データに対する処理で生じるペイロード部の情報先頭位置のずれ時間（ $\Delta T 2 + \Delta T 4$ ）以降に A U データが読み込めるようにする A U ポインタ処理部（2 4）とを備えており、

前記送信 A U 処理部は、前記 A U ポインタ処理部によって決定された A U ポインタ値で指定された位置に前記情報先頭位置がくるように A U データを生成して前記送信 S O H 処理部に出力するように構成されていることを特徴とする S D H 試験装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、受信したSDHデータのペイロード部の一部を所望データに置き換えて送信するSDH試験装置において、SOH部分に対する処理とAU部分に対する処理の時間差を簡単な構成で吸収できるようにする技術に関する。

【0002】

【従来の技術】

複数系列のデータを同期多重化して伝送するSTM（同期転送モード）では、SDH（シンクロナスディジタルハイアラキ）データを用いている。

【0003】

STMには種々の規格があるが、最も基本的なSTM-1で規定されているSDHデータは、図5の（a）に示すように、9×9バイトのSOH（セクションオーバーヘッド）部と、261×9バイトのペイロード部とで1フレームが構成されており、図5（b）のように、SOH部とペイロード部とがそれぞれ9バイト、261バイトずつ交互に伝送される。

【0004】

SDHデータのペイロード部には、SOH部の4バイト目に挿入されているAU（アドミニストラティブ ユニット）ポインタAUPの値が示す位置A（この位置は、AUポインタAUPの挿入位置より時間的に後の位置）を先頭位置として情報が挿入されている。

【0005】

このSDHデータを用いてデータ通信を行うシステム等の動作を試験する際に、伝送されるSDHデータのペイロード部の一部を所望データ（例えば擬似ランダム信号）に置き換えて試験したい場合がある。

【0006】

このようにSDHデータのペイロード部の一部に所望データを挿入して出力するためには、入力されたSDHデータからSOH部とペイロード部とを抽出して、ペイロード部の所望位置に所望データを挿入して送信用のデータを生成し、こ

の生成したデータと、受信データから抽出したSOHデータとに基づいてSDHのフレームデータを生成して出力する必要がある。

【0007】

ところがペイロード部の一部を所望データに書換えて新たなデータを生成するためには、SOHデータに対する処理時間より長い時間がかかるため、受信されたSDHデータのSOH部に、新たに生成されたペイロード部のデータを単純に組合せてフレームデータを生成しようとする、ペイロードの処理時間とSOHデータの処理時間との差によって情報先頭位置がずれてしまう。

【0008】

これを解決するために、従来では、ペイロード部のデータの処理時間に合わせてSOHデータに対する処理を遅延させていた。

【0009】

図7は、SOHデータに対する処理を遅延させてSDHデータを生成する従来のSDH試験装置10の構成を示している。

【0010】

このSDH試験装置10は、受信したSDHデータのフレーム検出、チャネル選択、SOH部に挿入されているデータの検出およびエラーチェック等を含む各種の処理を行う受信SOH処理部11、受信したSDHデータのAU部のデータの抽出およびエラーチェック等の各種の処理を行う受信AU処理部12、受信AU処理部12で抽出したデータのペイロード部の所定位置のデータを所望データに置き換えてAUデータを生成する送信AU処理部13、受信SOH処理部11によって処理されたSOHデータを、受信AU処理部12および送信AU処理部13によるデータの処理時間分だけ遅延して出力する遅延処理部14と、送信AU処理部13で生成されたAUデータと遅延処理部14からのSOHデータとに基づいて、SDHのフレームデータを生成して出力する送信SOH処理部15とによって構成されている。

【0011】

このように、受信SOH処理部11で検出されたSOHデータを受信AU処理部12および送信AU処理部13によるAUデータの処理時間分だけ遅延して送

信SOH処理部15に出力することにより、入力されたSDHデータに対して、そのAU部の所望位置のデータが所望データに正しく置き換えられたSDHデータを出力することができる。

【0012】

【発明が解決しようとする課題】

しかしながら、前記したように、SOHデータに対する処理を遅延する方法では、遅延処理部14の回路規模が非常に大きくなってしまいうという問題があった。

【0013】

特に、多チャンネル化されたSDHデータの場合、受信SOH処理部11から遅延処理部14へは、SOHデータがチャンネル数分高速に出力されるのに対し、受信AU処理部12では特定チャンネルのAUデータに対する処理を行うことになりその処理の間に遅延処理部14は大量のSOHデータを遅延して出力しなければならず、遅延段数が大きくなってその回路規模が非常に多くなってしまいう。

【0014】

本発明は、この問題を解決し、簡単な構成でAUデータの処理時間の遅れを吸収できるようにしたSDH試験装置を提供することを目的としている。

【0015】

【課題を解決するための手段】

前記目的を達成するために、本発明のSDH試験装置は、

受信したSDHデータのフレーム検出およびSOH部に対するエラーチェックを含む所定の処理を行う受信SOH処理部(21)と、

前記受信SOH処理部によって処理されたデータのAUポインタとペイロード部とからなるAUデータの抽出、エラーチェックおよび前記AUポインタで指定された情報先頭位置の検出を含む所定の処理を行う受信AU処理部(22)と、

前記受信AU処理部によって抽出されたAUデータのペイロード部の一部のデータを所望データに置き換えたAUデータを生成する送信AU処理部(25)と

前記送信AU処理部によって生成されたAUデータと、前記受信SOH処理部からのデータとからSDHデータを生成して出力する送信SOH処理部（26）とを有し、受信したSDHデータのペイロード部の一部のデータを前記所望データに置き換えて送信するSDH試験装置において、

前記受信AU処理部と前記送信AU処理部との間に設けられ、前記受信AU処理部によって抽出されたAUデータを順次記憶し該記憶順に前記送信AU処理部に出力するFIFOメモリ（23）と、

前記FIFOメモリ内のデータ数が所定範囲に入るようにAUポインタ値を決定することによって、前記受信AU処理部および前記送信AU処理部のAUデータに対する処理で生じるペイロード部の情報先頭位置のずれ時間（ $\Delta T_2 + \Delta T_4$ ）以降にAUデータが読み込めるようにするAUポインタ処理部（24）とを備えており、

前記送信AU処理部は、前記AUポインタ処理部によって決定されたAUポインタ値で指定された位置に前記情報先頭位置がくるようにAUデータを生成して前記送信SOH処理部に出力するように構成されている。

【0016】

【発明の実施の形態】

以下、図面に基づいて本発明の実施形態を説明する。図1は、本発明の実施形態のSDH試験装置20の構成を示している。

【0017】

図1において、受信SOH処理部21は、入力されるSDHデータのフレーム検出、チャネル選択、SOH部に挿入されているデータの検出およびエラーチェック等を含む各種の処理を行う。

【0018】

受信AU処理部22は、受信SOH処理部21で処理されたデータのAU部の抽出、エラーチェックおよび情報先頭位置の検出等の各種の処理を行い、抽出されたAUデータをFIFO（ファーストイン・ファーストアウト）メモリ23に出力する。

【0019】

F I F Oメモリ 2 3 は、受信 A U 処理部 2 2 から出力されるデータをその出力順に記憶し、記憶した順に出力する。

【 0 0 2 0 】

A U ポインタ処理部 2 4 は、F I F Oメモリ 2 3 に残っているデータ数を監視し、このデータ数が所定範囲内に保たれるように A U ポインタを決定し、送信 A U 処理部 2 5 に出力することにより、受信 A U 処理部 2 2 および後述する送信 A U 処理部 2 5 の A U 部に対する処理時間と、F I F Oメモリ 2 3 内に所定範囲のデータ数を定常的に残留させるための遅延時間とによって生じるペイロード部の情報先頭位置のずれを補正する。

【 0 0 2 1 】

送信 A U 処理部 2 5 は、F I F Oメモリ 2 3 から出力されるデータと内部で発生（外部から入力してもよい）した所望データ（例えば擬似ランダム信号列）とに基づいて、A U ポインタ処理部 2 4 によって決定された A U ポインタ値で指定された位置に前記情報先頭位置がくるように A U データを生成して送信 S O H 処理部 2 6 に出力する。

【 0 0 2 2 】

送信 S O H 処理部 2 6 は、受信 S O H 処理部 2 1 からのデータと送信 A U 処理部 2 5 からの A U データとに基づいて、S D H のフレームデータを生成して出力する。

【 0 0 2 3 】

次に、この S D H 試験装置 2 0 の動作を説明する。

図 2 の（a）に示すように 9 バイトの S O H データと 2 6 1 バイトのペイロードとが交互に続く S D H データが受信 S O H 処理部 2 1 に入力されると、受信 S O H 処理部 2 1 は、この S D H データに対してフレーム同期処理、S O H データに対する誤りチェック等の所定処理を行い、処理した S D H データを、図 2 の（b）のように、入力データに対して $\Delta T 1$ 時間遅れて受信 A U 処理部 2 2 および送信 S O H 処理部 2 6 に出力する。

【 0 0 2 4 】

なお、図 2 において符号 A は、入力された S D H データの A U ポインタ A U P、

で指定された情報先頭位置を示す。

【0025】

受信AU処理部22では、このSDHデータからAU部（AUポインタAUPとペイロード部）を抽出して、そのデータに対する誤りチェック等の所定処理を行い、図2の（c）のように、受信SOH処理部21から入力されたSDHデータに対して、 $\Delta T2$ 時間遅延されたデータを出力する。

【0026】

この受信AU処理部22からのデータは、FIFOメモリ23に順次記憶されていく。

【0027】

一方、AUポインタ処理部24は、FIFOメモリ23内のデータ数が所定範囲に入るようにAUポインタ値を決定することによって、受信AU処理部22および送信AU処理部25のAUデータに対する処理で生じるペイロード部の情報先頭位置のずれ時間以降にAUデータが読み込めるようにする。

【0028】

即ち、送信SOH処理部26は、図2の（f）のように、受信SOH処理部21からのデータ（図2の（b））に対して $\Delta T3$ だけ遅れてSOH部とペイロード部とを交互に出力するとすれば、送信AU処理部25からは、図2の（e）のように、送信SOH処理部26の処理時間 $\Delta T3$ だけ早い時点、即ち、図2の（b）データと同一タイミングでAUデータが出力される必要がある。

【0029】

また、送信AU処理部25の処理時間を $\Delta T4$ とすれば、FIFOメモリ23からは、図2の（d）のように、送信AU処理部25から出力されるAUデータより $\Delta T4$ だけ早い時点でAUデータが出力される必要がある。

【0030】

したがって、FIFOメモリ23による遅延が無いと仮定すれば、入力されたSDHデータの情報先頭位置Aのデータが受信SOH処理部22から出力された時点から $\Delta T2 + \Delta T4$ が経過するまでの間には、送信SOH処理部に対して情報先頭位置Aのデータを出力することはできないが、入力されたSDHデータの

情報先頭位置Aのデータが受信SOH処理部22から出力された時点から $\Delta T2 + \Delta T4$ が経過した後は、情報先頭位置Aのデータを送信SOH処理部26に出力することはでき、このデータを送信SOH処理部26から出力されるペイロード部内の任意の位置に配置することができる。

【0031】

このとき、FIFOメモリ23内に定常的に所定範囲のデータが残るようにAUポインタを決定する。即ち、フレーム同期でFIFOメモリ23のデータ残量をモニタし、所定範囲より少ない場合には前記AUポインタを1増加させ、多い場合には1減少させる。このように決定されたAUポインタの値A'はフレーム内のAUPに挿入されるとともに、この値A'で指定された位置が情報先頭位置となる。

【0032】

一方、このFIFOメモリ23に記憶された情報先頭位置のデータが読み出されるまでの遅延時間を $\Delta T5$ とすると、図2の(e)のように、入力されたSDHデータの情報先頭位置Aのデータが受信SOH処理部22から出力された時点から $\Delta T2 + \Delta T4 + \Delta T5$ が経過した時点（つまりA'）でこの送情報先頭位置Aにあったデータが送信AU処理部25から出力される。

【0033】

このように、情報先頭位置A'を基準として所望位置に所望データを挿入して新たなAUデータを生成して、図2の(e)のように $\Delta T4$ 時間遅れて出力する。

【0034】

この送信AU処理部25によって生成されたAUデータは、受信SOH処理部21からのデータとともに送信SOH処理部26に入力されて、図2の(f)のように、新たなSDHデータが生成され、 $\Delta T3$ 時間遅れて出力されることになる。

【0035】

以上の処理によって、図3の(a)に示すようにAUポインタAUPによって指定された位置Aに情報先頭位置を有するSDHデータは、図3の(b)のよう

に、AUデータに対する処理時間($\Delta T2 + \Delta T4$)と、FIFOメモリ23のデータ蓄積状態を安定に維持するための遅延時間 $\Delta T5$ を含むように、新たに決定されたAUポインタAUPによって指定された位置A'に情報先頭位置がずれ、この情報先頭位置A'を基準にして所定位置に所望データDが挿入されたSDHデータに変換されて出力されることになる。

【0036】

このように、この実施形態のSDH試験装置20では、AUデータに対する処理の遅延による情報先頭位置のずれに対して、AUポインタの変更処理で対応しているため、SOHデータに対する遅延処理が不要となり、回路規模が多くならずに済み、簡単な構成で、受信したSDHデータのペイロード部の一部のデータを所望データに置き換えたSDHデータを送信することができる。

【0037】

なお、前記説明では、受信したSDHデータからAUデータのみを抽出していたが、ペイロード内のさらに深い階層のTU(トリビュータリイ ユニット)データを抽出する場合には、図4に示すSDH試験装置20'のように、受信AU処理部22によって処理されたデータから受信TU処理部31によってTUデータを抽出し、この抽出したTUデータをFIFOメモリ32に順次記憶してその記憶順に送信TU処理部33へ出力するとともに、TUポインタ処理部34によって、受信TU処理部31と送信TU処理部33によるTUデータに対する処理時間、FIFOメモリ32のデータ蓄積状態を安定に維持するための遅延時間によって生じる情報先頭位置のずれを見込んでTUポインタを決定するように構成することもできる。

【0038】

【発明の効果】

以上説明したように、本発明のSDH試験装置は、受信AU処理部と送信AU処理部との間に設けられ、受信AU処理部によって抽出されたAUデータを順次記憶しその記憶順に送信AU処理部に出力するFIFOメモリと、FIFOメモリ内のデータ数が所定範囲に入るようにAUポインタ値を決定することによって、受信AU処理部および送信AU処理部のAUデータに対する処理で生じるペイ

ロード部の情報先頭位置のずれ時間以降にAUデータが読み込めるようにするAUポインタ処理部とを備えおり、送信AU処理部は、AUポインタ処理部によって決定されたAUポインタ値で指定された位置に情報先頭位置がくるようにAUデータを生成して送信SOH処理部に出力するように構成されている。

【0039】

このため、SOHデータに対する遅延処理が不要となり、回路規模が大きくならずに済み、簡単な構成で、受信したSDHデータのペイロード部の一部のデータを所望データに置き換えたSDHデータを送信することができる。

【図面の簡単な説明】

【図1】

本発明の実施形態の構成を示すブロック図

【図2】

実施形態の動作を説明するためのタイミング図

【図3】

実施形態の動作を説明するためのデータフォーマット図

【図4】

本発明の変形例を示すブロック図

【図5】

SDHデータのフォーマット図

【図6】

SDHデータの伝送形態を示す図

【図7】

従来装置の構成を示すブロック図

【符号の説明】

20 SDH試験装置

21 受信SOH処理部

22 受信AU処理部

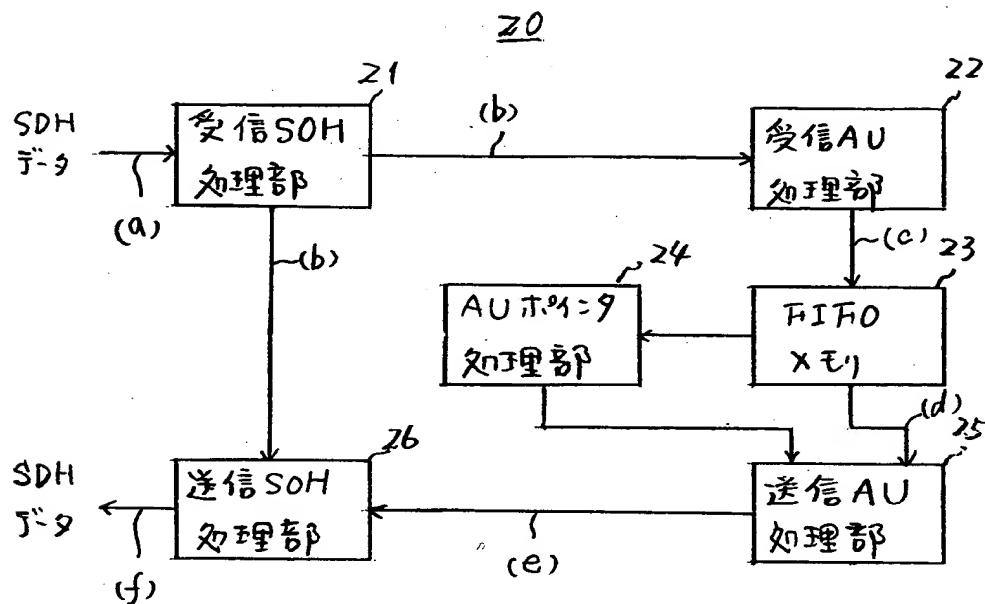
23 FIFOメモリ

24 AUポインタ処理部

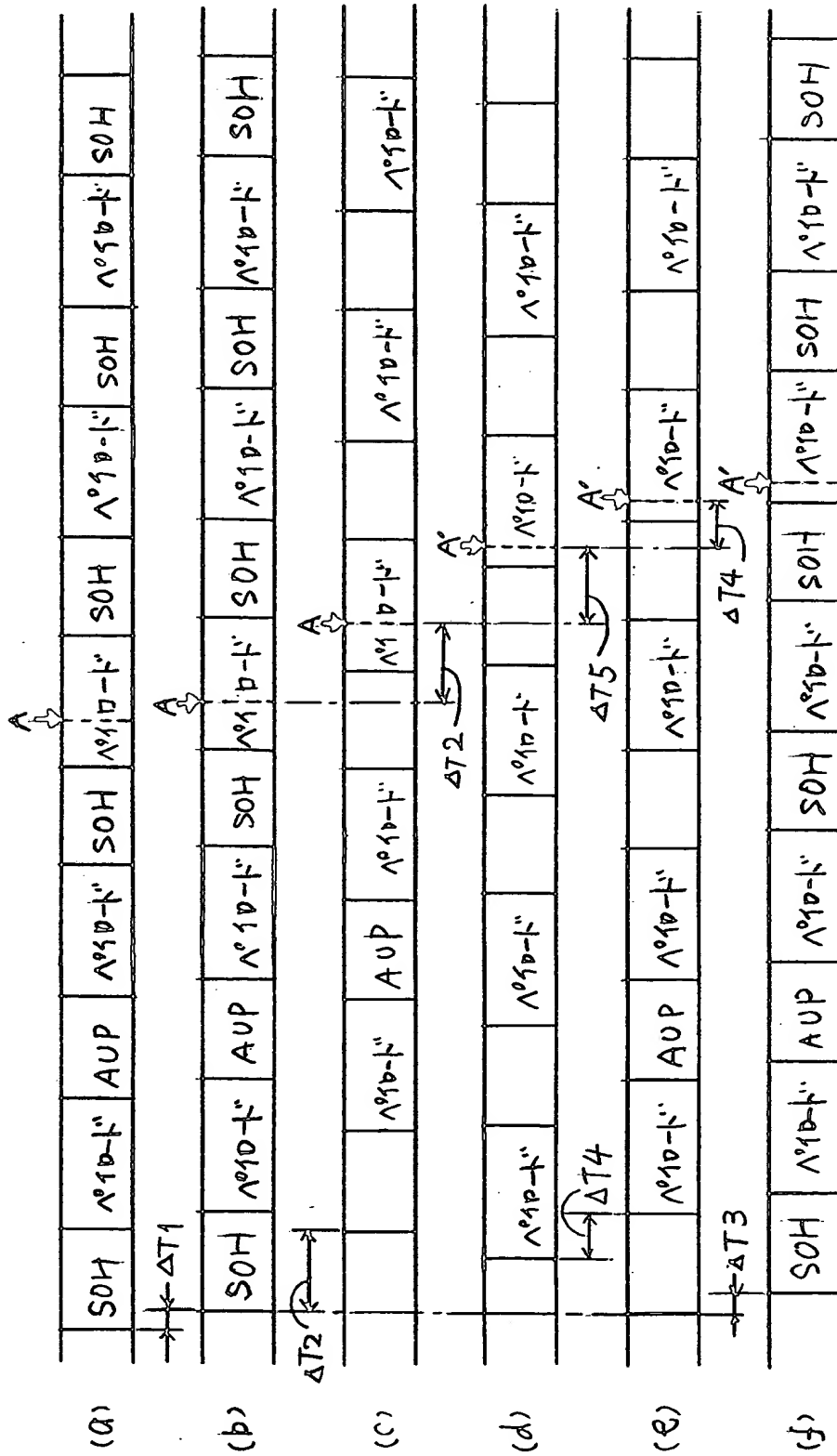
- 2 5 送信 A U 処理部
- 2 6 送信 S O H 処理部
- 3 1 受信 T U 処理部
- 3 2 F I F O メモリ
- 3 3 送信 T U 処理部
- 3 4 T U ポインタ処理部

【書類名】 図面

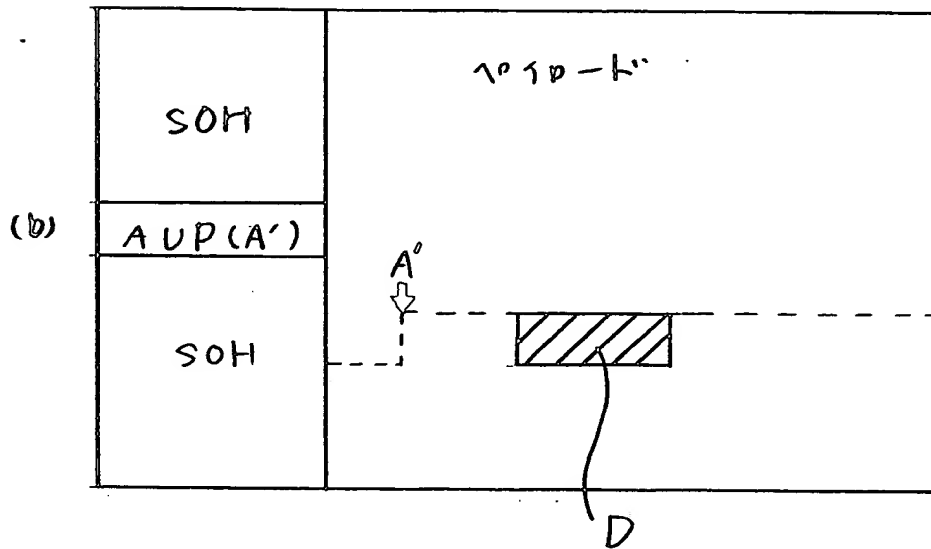
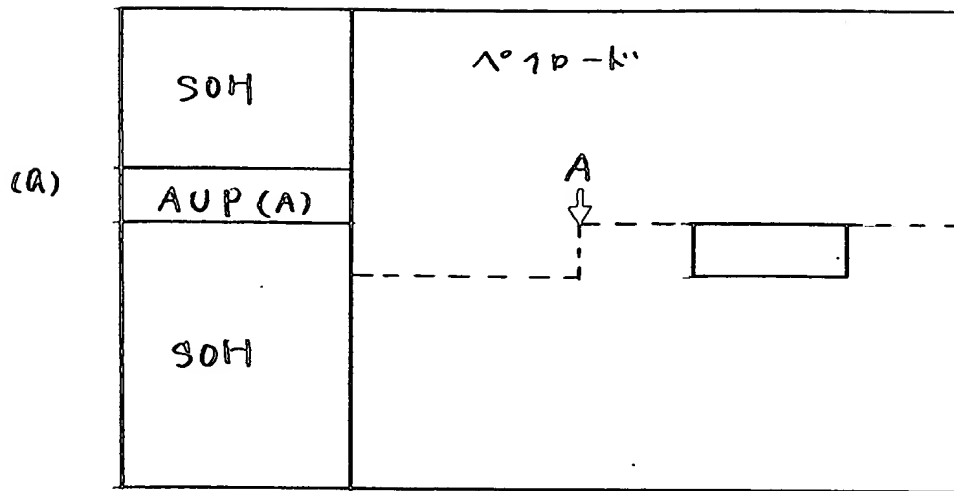
【図1】



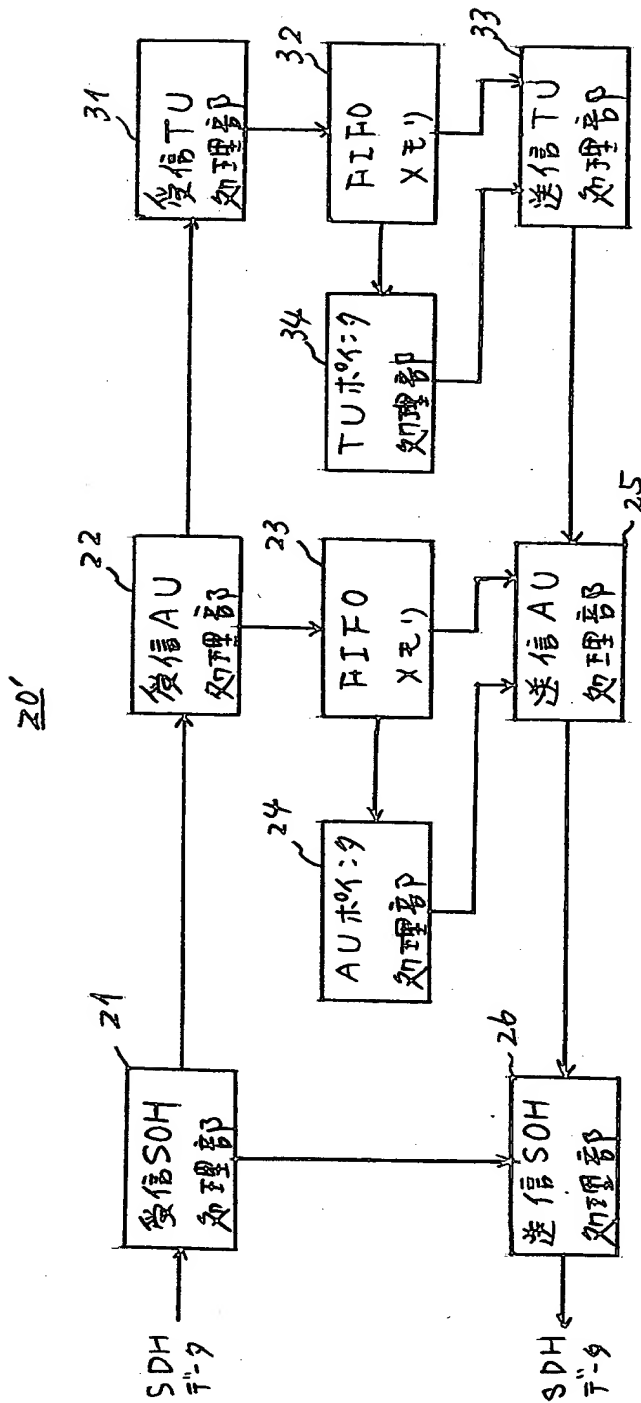
【図2】



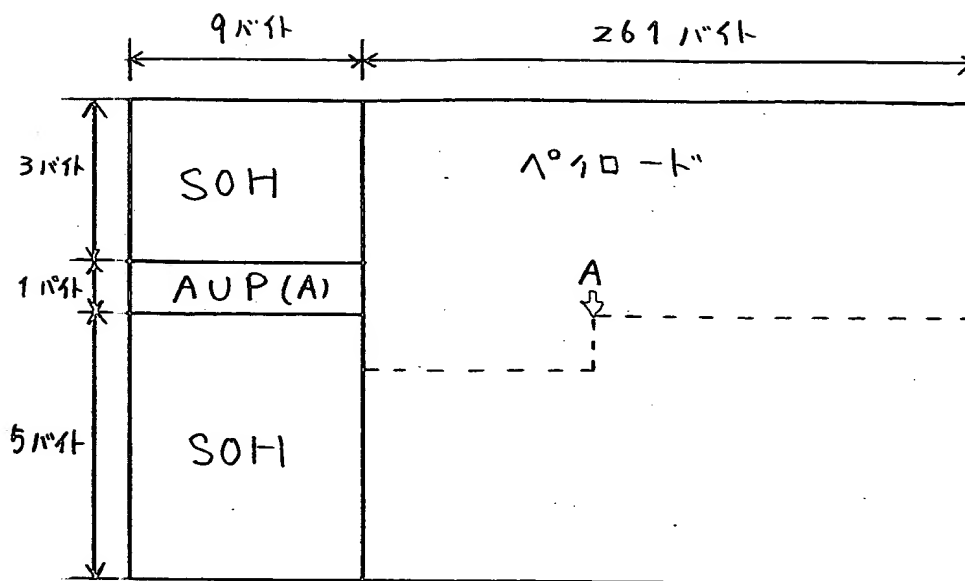
【図3】



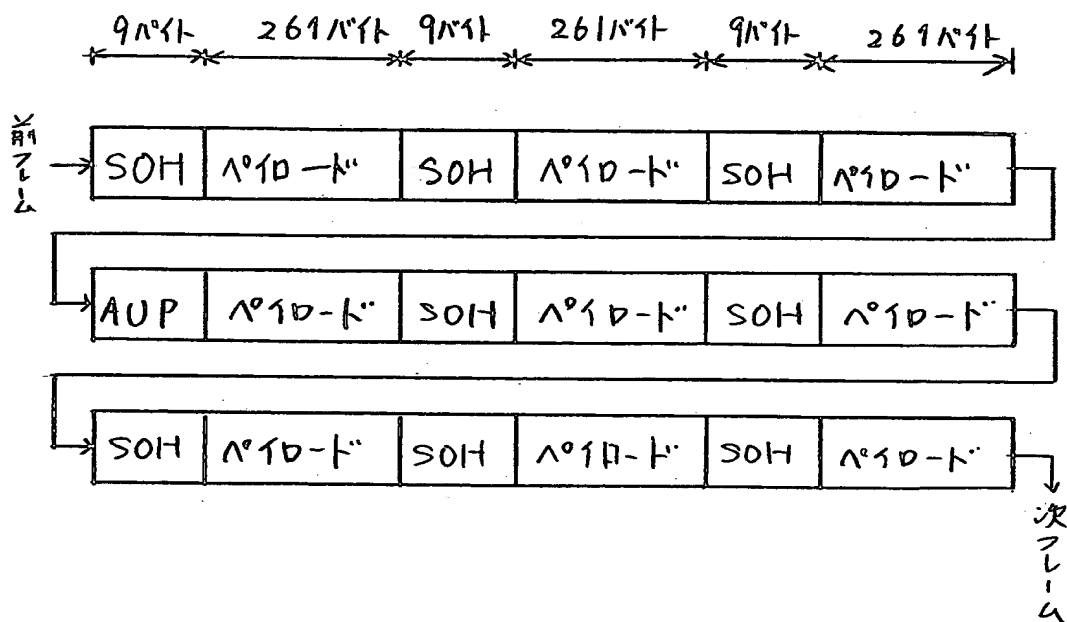
【図4】



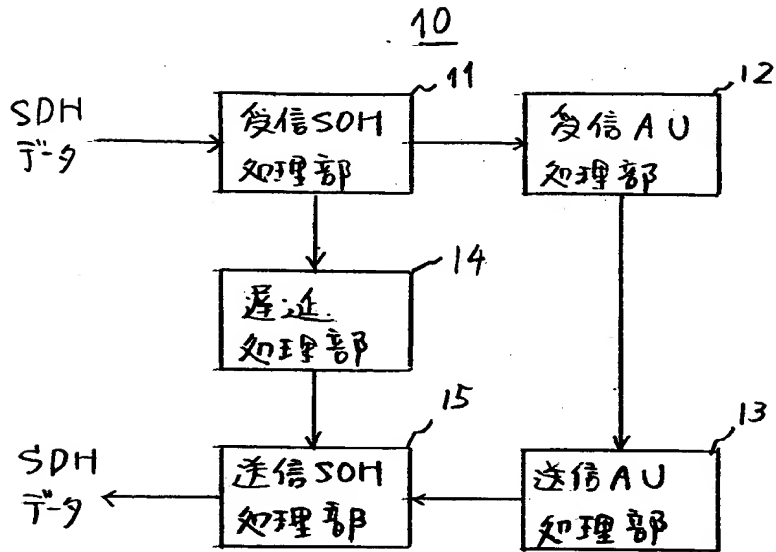
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 S D H 試験装置において、簡単な構成で A U データの処理時間の遅れを吸収できるようにする。

【解決手段】 受信 A U 処理部 2 2 と送信 A U 処理部 2 5 との間に F I F O メモリ 2 3 を設けて、受信 A U 処理部 2 2 によって抽出された A U データを順次記憶しその記憶順に送信 A U 処理部 2 5 に出力させ、 A U ポインタ処理部 2 4 によって、 F I F O メモリ 2 3 内のデータ数が所定範囲に入るように A U ポインタ値を決定して、受信 A U 処理部 2 2 および送信 A U 処理部 2 5 の A U データに対する処理で生じるペイロード部の情報先頭位置のずれ時間以降に A U データが読み込めるようにし、さらに送信 A U 処理部 2 5 が、 A U ポインタ処理部 2 4 によって決定された A U ポインタ値で指定された位置に情報先頭位置がくるように A U データを生成して送信 S O H 処理部 2 6 に出力する。

【選択図】 図 1

認定・付加情報

| | |
|---------|---------------|
| 特許出願の番号 | 特願2000-009739 |
| 受付番号 | 50000048008 |
| 書類名 | 特許願 |
| 担当官 | 第三担当上席 0092 |
| 作成日 | 平成12年 1月20日 |

<認定情報・付加情報>

| | |
|-------|-------------|
| 【提出日】 | 平成12年 1月19日 |
|-------|-------------|

出 願 人 履 歴 情 報

識別番号 [000000572]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 東京都港区南麻布5丁目10番27号
氏 名 アンリツ株式会社